

CLIPPEDIMAGE= JP410003281A PAT-NO: JP410003281A
DOCUMENT-IDENTIFIER: JP 10003281 A
TITLE: DRIVING METHOD OF PLASMA DISPLAY PANEL AND PLASMA
DISPLAY

PUBN-DATE: January 6, 1998

INVENTOR-INFORMATION:

NAME

MATSUMOTO, SADAYUKI

HASHIMOTO, TAKASHI

URAKABE, TAKAHIRO

HARADA, SHIGEKI

KANO, MASAO

ASSIGNEE-INFORMATION: NAME

MITSUBISHI ELECTRIC CORP

APPL-NO: JP08157013

APPL-DATE: June 18, 1996

INT-CL_(IPC): G09G003/28

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a good display screen by setting the light emitting luminance in a black display at a lower level.

SOLUTION: One field for a picture display is at least composed of a first kind subfield (a subfield A) and a second kind subfield (a subfield B). In the subfield A, a rest period is provided in which a priming pulse Pp, that has the voltage value and the pulse width to discharge against all pixels, is applied between row electrodes X-Y, all pixels are discharged, the applied voltage between the row electrodes is set to zero and wall electric charges are eliminated. In the subfield B, a reset period is provided in which an erasing pulse Ep, that has the voltage value and the pulse width to discharge against only the pixels being discharged in the previous subfield, is applied and the pixels that are discharged in the previous subfield are discharged, the applied voltage between the electrodes X-Y is set to zero and wall electric charges are eliminated. Note that the one field is composed of plural subfields.

COPYRIGHT: (C)1998,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-3281

(43) 公開日 平成10年(1998) 1月6日

(51) Int. Cl.⁶

G 0 9 G 3/28

識別記号

庁内整理番号

4237-5H

F I

G 0 9 G 3/28

技術表示箇所

K

審査請求 未請求 請求項の数17 O L (全 22 頁)

(21) 出願番号 特願平8-157013

(22) 出願日 平成8年(1996) 6月18日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 松本 貞行

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 橋本 隆

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 浦壁 隆浩

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 弁理士 宮田 金雄 (外3名)

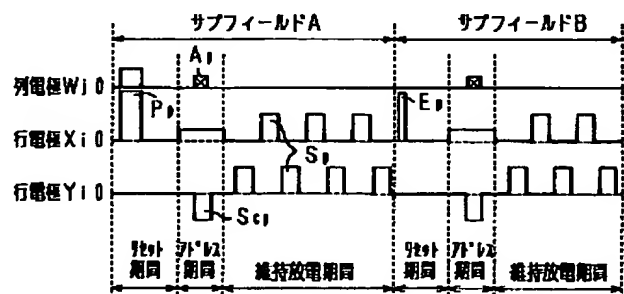
最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法及びプラズマディスプレイ

(57) 【要約】

【課題】 黒表示における発光輝度を低く抑さえ、良好な表示画面を得ることを目的とする。

【解決手段】 画像表示のための1フィールドを、行電極X-Y間に、全画素に対して放電を行う電圧値とパルス幅を持ったプライミングパルスP_pを印加し、全画素を放電させた後、両行電極間の印加電圧を0として壁電荷を消去するリセット期間を設けた第1種類目のサブフィールド(サブフィールドA)と、前のサブフィールドに放電していた画素のみ放電する電圧値とパルス幅を持った消去パルスE_pを印加し、前のサブフィールドに放電していた画素のみ放電させた後、行電極X-Y間の印加電圧を0として壁電荷を消滅させるリセット期間を設けた第2種類目のサブフィールド(サブフィールドB)の、少なくとも2種類のサブフィールドを含む、複数のサブフィールドで構成する。



1

【特許請求の範囲】

【請求項1】 誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したプライミングパルスを印加して、全セルを放電させた後、前記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドと、前のサブフィールドで放電していたセルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドとの少なくとも2種類のサブフィールドを備えたフィールドであることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 第1のサブフィールドのプライミングパルス及び第2のサブフィールドの消去パルスは、それぞれプラズマディスプレイパネルの全セルに同時に印加されることを特徴とする請求項1に記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 第1のサブフィールドのプライミングパルスはプラズマディスプレイパネルの行方向の線順次走査で印加されることを特徴とする請求項1に記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが少なくとも、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したプライミングパルスを印加して、全セルを放電させた後、前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積

2

し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドを備え、前記第1のサブフィールドが、前記プラズマディスプレイパネルの1行置きあるいは数行置きに実行されることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 第1のサブフィールドの第1のリセット期間は、第1の電極及び第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したプライミングパルスを印加して、全セルを放電させた後、前記第1の電極及び第2の電極間の印加電圧を0として、前記誘電体上に蓄積した壁電荷を消去するリセット期間であり、画像表示のためのフィールドがさらに、前のサブフィールドで放電していたセルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドを備え、第1のサブフィールドが実行されていないセルには、第2のサブフィールドを実行させることを特徴とする請求項4に記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記奇数行あるいは前記偶数行のうち一方は、前記プライミングパルスを有する第1のサブフィールドが少なくとも1回実行されることを特徴とする請求項4または5に記載のプラズマディスプレイパネルの駆動方法。

【請求項7】 プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記プライミングパルスを有する第1のサブフィールドが前記奇数行同士、偶数行同士で交互に実行されることを特徴とする請求項4または5に記載のプラズマディスプレイパネルの駆動方法。

【請求項8】 プライミングパルスはパルス幅が $2\mu\text{s}$ 以上 $5\mu\text{s}$ 以下の電圧パルスであり、消去パルスはパルス幅が $1.5\mu\text{s}$ 以下の電圧パルスであり、上記消去パルスの電圧値はプライミングパルスの電圧値以下であることを特徴とする請求項1、2、3、5、6、7のいずれか1項に記載のプラズマディスプレイパネルの駆動方法。

【請求項9】 消去パルスの電圧値は、維持期間において維持放電を行うための維持パルスの電圧値以上である

ことを特徴とする請求項8に記載のプラズマディスプレイパネルの駆動方法。

【請求項10】 消去パルスの電圧値は自己消去放電が起こる電圧値以上であることを特徴とする請求項9に記載のプラズマディスプレイパネルの駆動方法。

【請求項11】 消去パルスとプライミングパルスとは同一のスイッチング素子によるパルス発生手段で作られ、同じ電圧値であることを特徴とする請求項8に記載のプラズマディスプレイパネルの駆動方法。

【請求項12】 1フィールドは互いに維持放電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたことを特徴とする請求項1または5に記載のプラズマディスプレイパネルの駆動方法。

【請求項13】 最も維持放電期間が短いサブフィールドと2番目に維持放電期間が短いサブフィールドとの間に少なくとも1つのサブフィールドを設け、前記2番目に維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたことを特徴とする請求項12に記載のプラズマディスプレイパネルの駆動方法。

【請求項14】 1フィールドは互いに維持放電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が長いサブフィールドをプライミングパルスを有する第1のサブフィールドとしたことを特徴とする請求項1、4、5のいずれか1項に記載のプラズマディスプレイパネルの駆動方法。

【請求項15】 さらに、2番目に維持放電期間が長いサブフィールドをプライミングパルスを有する第1のサブフィールドとしたことを特徴とする請求項14に記載のプラズマディスプレイパネルの駆動方法。

【請求項16】 1フィールドは繰り返し連続して実行され、前記1フィールドを構成する前記最も維持放電期間が長いサブフィールドと、2番目に維持放電期間が長いサブフィールドとは、相互の時間間隔が最大になるように配置されることを特徴とする請求項第15に記載のプラズマディスプレイパネルの駆動方法。

【請求項17】 誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたパネルであって、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたリセット電極とを備えたパネルと、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたリセット電極に電圧を印加するリセット電極用駆動回路と、前記第1の電極に電圧を印加する第1の電極用駆動回路と、前記

第2の電極に電圧を印加する第2の電極用駆動回路と、前記第3の電極に電圧を印加する第3の電極用駆動回路とを備えたことを特徴とするプラズマディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は交流型プラズマディスプレイのうち、特に面放電型の交流型プラズマディスプレイパネルの駆動方法及びその駆動方法を実現するプラズマディスプレイに関する。

【0002】

【従来の技術】図18に、例えば特開平7-140922号公報や特開平7-287548号公報に示された、従来の交流型プラズマディスプレイの1つである面放電型交流型プラズマディスプレイの構造を説明する一部斜視図を示す。図のように、面放電型プラズマディスプレイパネル100は次のように構成される。表示面である前面ガラス基板102と背面ガラス基板103とが放電空間を挟んで対向配置され、前記前面ガラス基板103上に互いに対となるように第1の行電極104(X1~Xn)及び第2の行電極105(Y1~Yn)が形成され、これら行電極104、105上に誘電体層106、さらにその上にMgO(酸化マグネシウム)107が被覆されている。背面ガラス基板103上には行電極104、105と直交するように形成された列電極108(W1~Wm)が形成され、さらに列電極108上に列電極毎にそれぞれ赤、緑、青に発光する蛍光体層109が順序よくストライプ状に設けられている。ここで、互いに対となる行電極104、105と直交する列電極108の交点の放電セルが画素となり、この放電セルを分離し、放電空間を維持する隔壁110が設けられている。

【0003】次に、動作について説明する。第1の行電極104と第2の行電極105との間に交互に電圧パルスを印加し、半周期毎に極性の反転する放電を起こし、セルを発光させる。カラー表示では、各セルに形成された蛍光体層109が放電からの紫外線によって励起され発光する。表示用の放電を行う第1の行電極104と第2の行電極105が誘電体層106で被覆されているので、各セルの電極間で一度放電が起こると放電空間中で生成された電子やイオンは印加電圧の方向に移動し、誘電体層106の上に蓄積する。この誘電体層106上に蓄積した電子やイオンなどの電荷を壁電荷と呼ぶ。この壁電荷が形成する電界が、印加電界を弱める方向に働くため、壁電荷の形成にともない、放電は急速に消滅する。放電が消滅した後、先の放電と極性の反転した電界が印加されると、壁電荷を形成する電界と印加電界が重畳するため、先の放電に比べ低い印加電圧で放電可能となる。それ以降はこの低い電圧を半周期毎に反転させることによって、放電を維持することができる。このような機能をメモリ機能と呼ぶ。このメモリ機能を利用して

低い印加電圧で維持する放電を維持放電と呼び、半周期毎に第1の行電極及び第2の行電極に印加される電圧パルスを維持パルスと呼ぶ。この維持放電は壁電荷が消滅されるまで、維持パルスが印加される限り持続される。壁電荷を消滅させることを消去と呼び、一方、最初に壁電荷を誘電体上に形成することを書き込みと呼ぶ。

【0004】次に、交流型プラズマディスプレイの階調表示方法について簡単に説明する。図19は例えば特開平7-160218号公報に示された階調表示を行う場合の1フィールドの構成図である。1フィールドとは画面に1枚の絵を出力するための時間で、NTSCの場合は約16.7msec(60Hz)である。図において表示ラインとは交流型プラズマディスプレイの第1及び第2の行電極からなる行方向のラインであり、図の横方向は時間の流れを示す。1フィールドはいくつかのサブフィールドに分割され、各サブフィールドはそれぞれ、リセット期間・アドレス期間・維持放電期間で構成される。例えば、256階調(2⁸階調)表示を行う場合、1フィールド内のサブフィールドは8個となり、各々のサブフィールドの維持放電期間の時間を2ⁿ(n=0~7)の割合とする。

【0005】図20は、例えば特開平7-160218号公報に示された、従来のプラズマディスプレイパネルの駆動方法の1サブフィールド内の電圧波形を示す図である。この従来例では第1の行電極Xは共通に接続されており、全ての第1の行電極Xについて同一の電圧が印加される。一方、第2の行電極Y及び列電極Wは各ライン毎に個別の電圧を印加することができる。図の電圧波形は上から順に列電極W_j、第1の行電極X、第2の行電極Y₁、Y₂、Y_nの印加電圧波形である。

【0006】まず、リセット期間とは交流型プラズマディスプレイの全セルを同じ状態にする期間で、リセット期間の初めの図20中aで全画面に共通に接続された第1の行電極Xに全面書き込みパルスP_p(プライミングパルス)が印加される。この全面書き込みパルスP_pは第1の行電極Xと第2の行電極Y間の放電開始電圧以上に設定されているので、前のサブフィールドの発光・非発光に関係なく全セルが放電発光する。このとき列電極Wにも電圧パルスが印加されているが、これは第1の行電極Xと列電極Wの間で放電が起こらないように、X-Y電極間の電位差を小さくするためのもので、X-Y電極間電圧のおよそ1/2の値に設定される。全面書き込みパルスP_pが印加されるとX-Y電極間で強い放電が起こり、X-Y電極間に多量の壁電荷が蓄積し放電が終了する。次に図中bで全面書き込みパルスP_pが立ち下がり、第1の行電極X及び第2の行電極Yの印加電圧がなくなると、X-Y電極間には先の全面書き込みパルスP_pで蓄積した壁電荷による電界が残る。この電界は大きく、それ自体で再び放電を開始することができるので、再びX-Y電極間で放電が起こる。しかし、外部印

加電圧は無いので、この放電で生じた電子やイオンは行電極X、Yに引きつけられることなく、中和されて消滅する。このように前のサブフィールドでの壁電荷の“有り”“無し”に関係なく、全セルを書き込みそして消去することにより全画面のセルの壁電荷を“無し”の状態にすることができ、リセットが行われる。この外部印加電圧が無くても蓄積した壁電荷だけで放電し、壁電荷の消去が行われる放電を自己消去放電という。

【0007】リセット期間が終わり図中cのときには第1の行電極及び第2の行電極には壁電荷は殆ど残っていない。一方、放電セル内には前の全面書き込みパルスP_pによる放電で生じた荷電粒子が微量に残っている。この荷電粒子は次の書き込みでの放電を確実にするためのもので、書き込み放電の種火の役割をし、プライミング(種火)効果と消去の効果を一つのパルスで兼ね備えている。

【0008】アドレス期間とは画面の任意のセルを行電極と列電極のマトリクス選択により、各セルの壁電荷の“有り”と“無し”を制御する期間で、上記の書き込みもこのアドレス期間に行われる。このアドレス期間になると独立した第2の行電極Y₁~Y_nに順に負のスキャンパルスS_cpが印加され、走査が行われる。一方、列電極Wには画像データ内容に応じて正のアドレスパルスA_pが印加される。この第2の行電極Yに印加されるスキャンパルスS_cpと、列電極Wに印加されるアドレスパルスA_pによって、画面の任意のセルをマトリクス選択できる。スキャンパルスS_cpとアドレスパルスA_pの合計電圧値は、セルのY-W電極間の放電開始電圧以上に設定されているので、スキャンパルスS_cpとアドレスパルスA_pが同時に印加されたセルはY-W電極間で放電が起こる。またアドレス期間中、共通の第1の行電極Xは正の電圧値に保たれている。この電圧値はスキャンパルスS_cpの電圧値と合計してもX-Y電極間で放電しないが、Y-W電極間で放電が起こったとき、この放電をトリガにして、同時にX-Y電極間でも放電が起こるような電圧値に設定されている。このY-W電極間の放電をトリガにして起こるX-Y電極間の放電は書き込み維持放電と呼ばれることがある。この書き込み維持放電によって第1及び第2の行電極上には壁電荷が蓄積される。

【0009】そして、全画面の走査が終わった後、維持放電期間になる。この維持放電期間はアドレス期間後に壁電荷“有り”となったセルのみ維持放電を行う。この維持放電による発光が表示に利用され、1フィールド内に維持放電で発光する時間が長いセルほど明るく光る。このように、各セルについて発光時間を制御することにより階調表示を行うことができる。まず、全画面一斉に維持パルスS_pが印加され、アドレス期間でアドレスされ壁電荷を蓄積したセルのみ維持放電を行う。そして、再び次のサブフィールドとなりリセット期間で全セルに

全面書き込みパルスPpが印加されリセットが行われる。このように各サブフィールド前に全セルを放電させ全セルに壁電荷を蓄積させた後、自己消去放電により全セルの壁電荷を“無し”にするリセットを行うので、常に同じ状態でアドレスを行うことができる反面、毎サブフィールドで発光させるため、例えば256階調表示の場合、全面書き込みパルスの立ち上がり立ち下がり放電が起こるので、 $2 \times 8 = 16$ で1フィールドに最低16回は発光してしまい、黒表示の輝度が高くなり、コントラストの低い画面になってしまう。

【0010】上記のように、交流型プラズマディスプレイの画面全体でアドレス期間と維持放電期間を分離する駆動方法は「アドレス・表示（維持）分離法」と呼ばれる。

【0011】上記の全面書き込みによる種火効果は比較的長時間持続されるので、必ずしも毎サブフィールドで行う必要はない。全面書き込みによる黒表示の輝度の上昇を抑える方法として、1フィールドあたりの全面点灯の回数を減らす方法がある。図21及び22は例えば特開平5-313598号公報、特開平7-49663号公報に示された、1フィールドあたりの全面書き込みの回数を減らした、従来のプラズマディスプレイパネルの駆動方法を示す図である。この例では1フィールドに1回だけ全面書き込みを行っているが、1フィールドに数回、例えば全部で8サブフィールドの内4サブフィールドに全面書き込みを設けてもよい。

【0012】図22は、全面書き込みを設けたサブフィールド（第1サブフィールド）と全面書き込みを設けていないサブフィールド（第2サブフィールド）の電圧波形を示したものである。全面書き込みを設けたサブフィールドも、設けていないサブフィールドも全面消去には同一の消去パルスEpが印加される。また、全面書き込みパルスPpの後には1回維持放電を行うパルスSpが印加されている。これは、全面書き込み放電と維持放電では放電の強度が異なるので、全面書き込みを行ったサブフィールドと、全面書き込みを行わないサブフィールドで、同じ消去パルスEpによる消去を行うために、放電により蓄積される壁電荷を同じにするためである。消去パルスには細幅消去パルス（維持パルスと同程度の電圧値でパルス幅が $0.5 \mu\text{sec}$ 程度のパルス）と太幅消去パルス（維持パルスと同程度のパルス幅で電圧値が低いパルス）のいずれを使用してもよいようであるが、実際細幅消去パルスと太幅消去パルスの両方を印加することが多い。

【0013】

【発明が解決しようとする課題】上記第1の従来例の駆動方法ではリセット期間の消去に自己消去を用いるので、消去マージンが広く確実にリセットできるが、全サブフィールドが発光してしまい黒表示の輝度が上昇してしまうという問題点があった。

【0014】一方、上記第2の駆動方法では従来知られている細幅消去や太幅消去では実用的な消去マージンは狭く、リセットが不完全になるという問題点があり、さらに全面書き込みパルスを設けたサブフィールドも消去パルスでの消去条件を同じにするため、数回維持放電を行わなければならない、そのため黒表示の輝度を十分に抑えることができないという問題点もあった。また全面書き込みを設けるサブフィールドには自己消去による消去法を用い、他のサブフィールドに太幅・細幅消去法を用いる方法も考えられるが、消去法が異なるため、サブフィールドによってリセット後（消去後）の状態も異なり、すなわち壁電荷の消滅具合が異なり、それにより次のサブフィールドの書き込み電圧が異なり、アドレスマージンが変化してしまうという問題点があった。

【0015】この発明は上述のような問題点を解決するためになされたもので、プライミングパルス（全面書き込みパルス）の役割を、プライミング効果の担い手である微量な荷電粒子を供給する役割と、壁電荷を消去してリセットを行う役割とに分離し、黒表示における発光輝度を低く抑えることのできるプラズマディスプレイ及びそのパネルの駆動方法を提供することとする。

【0016】すなわち、プライミングパルスにより全面書き込みを行うサブフィールド数を減少し、黒表示における発光輝度を低く抑さえ、しかも、プライミングパルスによる自己消去を利用したサブフィールドと、消去パルスを印加して全面書き込みを行わないサブフィールドの両者のリセット後の状態を同じにし、消去・アドレス・維持の各動作を安定に行い、良好な表示画面を得ることを目的とする。

【0017】また、プライミングパルスをプラズマディスプレイパネルの1行置きあるいは数行置きに行い、プライミングパルスによる放電で発生した荷電粒子が近傍の行にも広がることを利用し、全画面にプライミング効果を持たせながら、プライミングパルスによる黒表示の輝度を半分あるいは数分の1にすることを目的とする。さらに、プライミングパルスを印加して、プライミングパルスによる自己消去によりリセットを行う行と、プライミングパルスを印加せず消去パルスを印加してリセットを行う行の、両者のリセット後の状態を同じにし、消去・アドレス・維持の各動作を安定に行い、良好な表示画面を得ることを目的とする。

【0018】

【課題を解決するための手段】本発明の請求項1に係わるプラズマディスプレイパネルの駆動方法は、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とバ

10

20

30

40

50

ルス幅を有したブライミングパルス印加して、全セルを放電させた後、前記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドと、前のサブフィールドで放電していたセルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドとの少なくとも2種類のサブフィールドを備えたフィールドにより構成されるものである。

【0019】本発明の請求項2に係わるプラズマディスプレイパネルの駆動方法は、請求項1において、第1のサブフィールドのブライミングパルス及び第2のサブフィールドの消去パルスは、それぞれプラズマディスプレイパネルの全セルに同時に印加されることを規定するものである。

【0020】本発明の請求項3に係わるプラズマディスプレイパネルの駆動方法は、請求項1において、第1のサブフィールドのブライミングパルスはプラズマディスプレイパネルの行方向の線順次走査で印加されることを規定するものである。

【0021】本発明の請求項4に係わるプラズマディスプレイパネルの駆動方法は、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが少なくとも、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したブライミングパルスを印加して、全セルを放電させた後、前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドを備え、前記第1のサブフィールドが、前記プラズマディスプレイパネルの1行置きあるいは数行置きに実行されるものであ

る。

【0022】本発明の請求項5に係わるプラズマディスプレイパネルの駆動方法は、請求項4において、第1のサブフィールドの第1のリセット期間は、第1の電極及び第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したブライミングパルスを印加して、全セルを放電させた後、前記第1の電極及び第2の電極間の印加電圧を0として、前記誘電体上に蓄積した壁電荷を消去するリセット期間であり、画像表示のためのフィールドがさらに、前のサブフィールドで放電していたセルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドを備え、第1のサブフィールドが実行されていないセルには、第2のサブフィールドを実行させるものである。

【0023】本発明の請求項6に係わるプラズマディスプレイパネルの駆動方法は、請求項4または5において、プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記奇数行あるいは前記偶数行のうち一方は、前記ブライミングパルスを有する第1のサブフィールドが少なくとも1回実行されることを規定するものである。

【0024】本発明の請求項7に係わるプラズマディスプレイパネルの駆動方法は、請求項4または5において、プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記ブライミングパルスを有する第1のサブフィールドが前記奇数行同士、偶数行同士で交互に実行されることを規定するものである。

【0025】本発明の請求項8に係わるプラズマディスプレイパネルの駆動方法は、請求項1、2、3、5、6、7のいずれか1項において、ブライミングパルスはパルス幅が $2\mu\text{sec}$ 以上の電圧パルスであり、消去パルスはパルス幅が $1.5\mu\text{sec}$ 以下の電圧パルスであり、上記消去パルスの電圧値はブライミングパルスの電圧値以下であることを規定するものである。

【0026】本発明の請求項9に係わるプラズマディスプレイパネルの駆動方法は、請求項8において、消去パルスの電圧値は、維持期間において維持放電を行うための維持パルスの電圧値以上であることを規定するものである。

【0027】本発明の請求項10に係わるプラズマディスプレイパネルの駆動方法は、請求項9において、消去

1.1

パルスの電圧値は自己消去放電が起こる電圧値以上であることを規定するものである。

【0028】本発明の請求項11に係わるプラズマディスプレイパネルの駆動方法は、請求項8において、消去パルスとプライミングパルスとは同一のスイッチング素子によるパルス発生手段で作られ、同じ電圧値であることを規定するものである。

【0029】本発明の請求項12に係わるプラズマディスプレイパネルの駆動方法は、請求項1または5において、1フィールドは互いに維持放電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたことを規定するものである。

【0030】本発明の請求項13に係わるプラズマディスプレイパネルの駆動方法は、請求項12において、最も維持放電期間が短いサブフィールドと2番目に維持放電期間が短いサブフィールドとの間に少なくとも1つのサブフィールドを設け、前記2番目に維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたことを規定するものである。

【0031】本発明の請求項14に係わるプラズマディスプレイパネルの駆動方法は、請求項1、4、5のいずれか1項において、1フィールドは互いに維持放電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が長いサブフィールドをプライミングパルスを有する第1のサブフィールドとしたことを規定するものである。

【0032】本発明の請求項15に係わるプラズマディスプレイパネルの駆動方法は、請求項14において、さらに、2番目に維持放電期間が長いサブフィールドをプライミングパルスを有する第1のサブフィールドとしたことを規定するものである。

【0033】本発明の請求項16に係わるプラズマディスプレイパネルの駆動方法は、請求項15において、1フィールドは繰り返して連続して実行され、前記1フィールドを構成する前記最も維持放電期間が長いサブフィールドと、2番目に維持放電期間が長いサブフィールドとは、相互の時間間隔が最大になるように配置されることを規定するものである。

【0034】本発明の請求項17に係わるプラズマディスプレイは、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたパネルであって、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたりセット電極とを備えたパネルと、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたりセット電極に電

1.2

圧を印加するリセット電極用駆動回路と、前記第1の電極に電圧を印加する第1の電極用駆動回路と、前記第2の電極に電圧を印加する第2の電極用駆動回路と、前記第3の電極に電圧を印加する第3の電極用駆動回路とを備えたものである。

【0035】

【発明の実施の形態】

実施の形態1. 以下、本発明の一実施の形態を図について説明する。図1はこの発明の一実施の形態であるプラズマディスプレイパネルの駆動方法が適用される面放電型プラズマディスプレイパネルのセルの一部断面図である。図のように、面放電型プラズマディスプレイパネルのセル1は以下のように構成される。表示面である前面ガラス基板2と放電空間を挟んで背面ガラス基板3とが対向配置され、前記前面ガラス基板2上に第1行電極4(Xi)及び第2の行電極(Yi)が配置される。これら行電極4、5上には誘電体層6、さらにその上にはMgO7が形成される。背面ガラス基板3上行電極4、5(Xi, Yi)と直交するように列電極8(Wj)が設けられ、その上に蛍光体層9が形成される。前面ガラス基板2と背面ガラス基板3との間の放電空間にはNe-Xe混合ガスあるいはHe-Xe混合ガスなどの放電用ガスが封入される。

【0036】図2はこの発明の一実施の形態であるプラズマディスプレイパネルの駆動方法を示す電圧波形(タイミングチャート)で、図において電圧波形は上から順に、列電極Wj、第1の行電極Xi、第2の行電極Yiに印加される電圧波形である。またサブフィールドAはプライミングパルスPpが印加されるサブフィールド、サブフィールドBは消去パルスEpが印加されるサブフィールドである。Ppは全面書き込み及び自己消去を行うプライミングパルス(全面書き込みパルス)、Epは壁電荷を消去する消去パルス、Spは維持放電を行う維持パルス、Scpは走査用のスキャンパルス、Apは表示データ内容に応じて印加されるアドレスパルスである。本実施の形態においては、例えば、プライミングパルスPpはパルス幅3μsec、電圧290V、消去パルスEpはパルス幅1μsec、電圧290Vに設定されている。また維持パルスSpは約180V、スキャンパルスScpは約180V、アドレスパルスApは約60Vに設定されている。また、本実施の形態では、プライミングパルスPpと消去パルスEpが同じ電圧値とし、駆動回路の同一のMOS-FETのスイッチング信号を制御することで、両者を出力させている。

【0037】次に動作を説明する。なお、本実施の形態では、1フィールドは上記プライミングパルスPpを持つ第1種類目のサブフィールド(以下、サブフィールドAと呼ぶ)と、上記消去パルスEpを持つ第2種類目のサブフィールド(以下、サブフィールドBと呼ぶ)で構成されるものについて説明する。サブフィールドAとサ

ブフィールドBは互いに順序よく実行される必要はなく、任意の順序で実行されてもよい。例えば、サブフィールドBを2回実行した後、サブフィールドAを2回実行し、その後再びサブフィールドBを3回実行し、再びサブフィールドAを1回実行して、1フィールドの合計サブフィールド数を8回としてもよい。また、1フィールドのサブフィールド数は8回に限るものではなく、64階調(2⁶階調)であれば6回、512階調(2⁹)階調であれば9回としてよい。すなわち、この発明はプライミングパルスP_pが印加され全面書き込みが行われるサブフィールドAと、消去パルスE_pが印加され全面書き込みが行われないサブフィールドBで、壁電荷を消去したりリセット状態と同じにするものである。本実施の形態ではサブフィールドAの後にサブフィールドBがある場合の動作について説明する。

【0038】サブフィールドAで第1の行電極X_iにプライミングパルスP_pが印加されると、前のサブフィールドの点灯・非点灯に関わらず第1の行電極X_iと第2の行電極Y_i間で放電が起こる。このとき両行電極間には多量の壁電荷が蓄積し放電が停止する。また、列電極W_jにも電圧パルスが印加されるが、これは第1の行電極と列電極との間の放電を防ぎ、セルの発光を小さく抑ええるように作用する。しかし、この電圧パルスは無くてもよい。

【0039】次に、プライミングパルスP_pが立ち下がり、全ての電極が0Vになると、両行電極間に蓄積した壁電荷だけで自己消去放電が起き、壁電荷が消滅される。次にアドレス期間になりスキャンパルスS_{c p}及びアドレスパルスA_pが第1の行電極X_i及び列電極W_jに印加され、マトリクス状に配置されたセルのうち選択されたセルは、第1の行電極X_iと列電極W_jの間で放電が起きると同時に、第1の行電極X_iと第2の行電極Y_iの間で書き込み維持放電も起こり、第1および第2行電極上に壁電荷を形成する。また、スキャンパルスS_{c p}とアドレスパルスA_pにより選択されなかったセルは壁電荷を形成しない。アドレス期間で全セルをスキャンし、任意のセルに壁電荷を蓄積した後、維持放電期間になると全セル一斉に維持パルスS_pが印加される。このとき壁電荷を形成したセルは維持放電を行い、壁電荷を形成していないセルは維持放電を行わない。

【0040】サブフィールドAの維持期間が終わり、サブフィールドBのリセット期間になると、消去パルスE_pが印加される。この消去パルスE_pはプライミングパルスP_pと同じ電圧値であるが、パルス幅が1μsecと狭いため、前のサブフィールドで発光していたセルのみ放電し、壁電荷を消去する。一方、前のサブフィールドで発光していなかったセルには影響を与えない。これで、再び全セルの壁電荷が無い状態になり、リセットが行われる。続いて、アドレス期間及び維持期間はサブフィールドAと同じ動作が行われる。

【0041】次に、この発明の上記消去パルスの作用について詳しく述べる。この発明の主たる特徴はプライミングパルスP_pの自己消去による消去後の壁電荷のリセット状態と、同じ壁電荷のリセット状態を実現する消去パルスE_pを得ることである。図3は図2と同様の電圧波形で消去パルスE_pのパルス幅と電圧値を変えて、前のサブフィールドが発光していたとき、その壁電荷を消去できる消去パルスE_pのパルス幅と電圧値の範囲と、前のサブフィールドが消えているとき発光してしまう、すなわちプライミングパルスと同様、全面書き込みが起きる消去パルスE_pのパルス幅と電圧値との関係を示したもので、実験的に得られたものである。

【0042】図中、斜線部分の領域が前のサブフィールドで放電していたセルは放電し壁電荷の消去を行うが、前のサブフィールドで放電していないセルには何も起こらない、すなわち発光しないパルス幅及び電圧値の範囲である。一方、図中点々のハッチング領域は前のフィールドでの放電の有無に依らず発光させるパルス幅及び電圧値の範囲、すなわち全面書き込みをして自己消去をする領域である。これら、斜線部分の領域と、点々のハッチング領域とを合わせた領域が消去領域である。図よりプライミングパルスとして働く、すなわち、消えているセルについても発光させるパルス幅は概ね2μsec以上あれば(図中A)、を除いて電圧値に依存しない。ほぼ一定で、それ以下のパルス幅ではパルス幅が小さくなるに従って、高い電圧が必要になってくることが分かる。また、パルス幅2μsec以上のパルスでもプライミングとして働く電圧と消去として働く電圧に差があることが分かる。これはプライミングが起きない程度の電圧でも前のサブフィールドで壁電荷の蓄積があると、電圧値が高いため自己消去放電が発生し、壁電荷を消滅させるためである(図中領域B)。

【0043】本実施の形態では図中Xでの消去パルス(パルス幅1μsec、電圧値が290V)であり、維持放電していたセルに対しては自己消去放電は起こるが、維持放電していなかったセルに対しては放電しない電圧値(点線Y上)である。図より、プライミングパルスP_pと消去パルスE_pを同じ電圧値としても、プライミングパルス幅が概ね2μsec以上、消去パルス幅が概ね1.5μsec以下(図中C領域)のものをを用いれば、プライミングパルスP_pを持つサブフィールドAは全面書き込みを行った後、全セルの壁電荷を消去しリセットを行い、消去パルスE_pを持つサブフィールドBは前のサブフィールドで壁電荷を蓄積していたセルのみ放電を起こし壁電荷を消去し、リセットを行うことができる。なお、プライミングパルス幅は長い方が良いが、表示特性上サブフィールドの時間を考慮すると高々50μsecであろう。

【0044】一方、パルス幅が1μsec以下、例えば0.5μsec程度になると、自己消去による消去可能

15

範囲が大幅に広がっている。これは自己消去による消去の部分と、パルス幅 $0.5\mu\text{sec}$ という細幅の電圧パルスの細幅消去による消去の部分重なっているためである。この場合も消去パルスの電圧値が高い方が安定した消去動作が可能で、好ましくは維持パルス S_p の電圧値以上が良い。本実施の形態における S_p を図中に記した。なお、消去パルスはパルス幅が0でなければ、十分小さくても構わない。

【0045】パルス幅 $0.5\mu\text{sec}$ 程度では自己消去部分と細幅消去部分が重なり、かなり広い消去マージンがあるが、面放電型構造では、直接維持放電には関係していない列電極についてもリセットを行う必要が生じてくる。列電極は維持放電には直接関係ないが、アドレス時に書き込み放電を行う、あるいは維持放電中に放電にさらされるため、前のサブフィールドで維持放電を行っているセルは、列電極にも壁電荷が蓄積している。すなわち、両行電極間で弱い細幅消去を行ったのであれば、列電極に蓄積している壁電荷を消去することができず、リセット後のアドレス電圧に影響を与えてしまう。

【0046】図4は、図2と同様の電圧波形でプライミングパルス P_p の自己消去による消去でリセットを行った後の正常動作するアドレスパルス A_p の電圧範囲(アドレスマージン)と、パルス幅 $0.5\mu\text{sec}$ の消去パルス E_p でリセットを行った後のアドレスマージンを比較したものである。消去パルス E_p の電圧値を変化させて、プライミングパルス P_p によるリセットと比較した。スキャンパルス S_c の電圧値は -180V 一定で行った。図より消去パルス E_p の電圧値が高いほど、アドレス電圧が低下し、プライミングパルス P_p によるリセット後のアドレスマージンに近づくことが分かる。アドレス電圧が大きく低下し出す消去パルス E_p の電圧値は、およそ自己消去が起き出す電圧値である(図3中の自己消去領域Bの下限での電圧に相当し、図4中→で示す)。この電圧値はおよそプラズマディスプレイパネルの最小維持電圧の1.5倍程度である。最小維持電圧は維持放電を行っている交流型プラズマディスプレイの維持パルスの電圧値を徐々に下げていき、維持放電しなくなる電圧値を測定することで求められる。また、消去パルス E_p の電圧値がこの電圧値より低くなるにしたがって、アドレス電圧は上昇し、プライミングパルス P_p によるリセットから大きくずれてしまう。消去パルス E_p の電圧値が維持パルス S_p の電圧値以下(図中点線より左側の領域)になると、極端に高くなってしまい、安定動作が難しくなる(これが上述した、消去パルス E_p の電圧値が好ましくは維持パルス S_p の電圧値以上の方が良い理由である)。このような結果が得られるのは、たとえパルス幅 $0.5\mu\text{sec}$ の細幅消去であっても、その消去放電が小さいと、そこで発生する空間電荷量が少ないので、列電極に蓄積した壁電荷を中和する空間電荷の絶対量が少ないためであると考えられる。以上のこと

16

から、消去パルス E_p の電圧値は維持パルス S_p の電圧値より高い方がよく、さらに自己消去放電が起こる電圧より高い方がよりよいことになる。

【0047】以上のような理由から、本実施の形態で述べたような好ましいパルス幅及び電圧範囲の消去パルス E_p を用いれば、プライミングパルス P_p による自己消去と同じリセット状態の消去が行えるので、広い消去マージン及びアドレスマージンが得られ、サブフィールドAとサブフィールドBでアドレス及び維持期間に同一駆動条件で安定した動作が行うことができ、また、サブフィールドBは黒表示であれば全く発光しないので、黒表示の輝度を押さえることができるので、コントラストの良い画面を提供することができる。

【0048】なお、本実施の形態においては、プライミングパルス P_p と自己消去パルス E_p を同一電圧として、同一駆動回路からの出力とし、パルス幅のみ制御して動作させたので、回路構成が簡便となったが、上記の条件を満たせば、プライミングパルス P_p と自己消去パルス E_p を同一電圧にする必要はないことは言うまでもない。

【0049】また、本実施の形態においては1フィールドがサブフィールドAとサブフィールドBとから構成されるものについて示したが、少なくともサブフィールドAとサブフィールドBとを備えていれば、他のサブフィールドを備えていてもよい。

【0050】実施の形態2。以下、本発明の別の実施の形態を図について説明する。本発明の形態では、上記実施の形態1において、特にアドレス期間にライン走査を行う場合の例について説明する。図5はこの発明の他の実施の形態のプラズマディスプレイパネルの駆動方法の電圧波形を示す図である。図6は、上記実施の形態1と同様の構造(図1)のプラズマディスプレイパネル装置の構成を示した図で、特に周辺駆動回路を含めた構成を示す図である。第1の行電極 $X_1 \sim X_n$ は共通に接続され、一つのX側駆動回路11に接続されている。第2の行電極 $Y_1 \sim Y_n$ 及び列電極 $W_1 \sim W_m$ は、それぞれ電極毎に独立に電圧が印加できるY側駆動回路12及びW側駆動回路13に接続される。図5の電圧波形は上から順に列電極 W_j 、第1の行電極 X 、第2の行電極 Y_1 、 Y_2 、 Y_n に印加される電圧波形である。サブフィールドA及びサブフィールドBは上記実施の形態1と同様、プライミングパルス P_p 及び消去パルス E_p によるリセットを行うサブフィールドである。また、1フィールドを構成する各サブフィールドの数及び順序は、先の実施例と同様、任意の数及び順序でよい。

【0051】サブフィールドAのリセット期間で第1の行電極に、X側駆動回路からプライミングパルス P_p が印加されると、交流型プラズマディスプレイパネルの全画面の全セルで放電が生じ、その後、全ての電極の電位を 0V とすることで、自己消去放電がおき、全てのセル

17

の壁電荷が消去され、リセットが行われる。その後アドレス期間になると第2の行電極に1ライン目からnライン目まで順にスキャンパルスScpが印加され、ライン走査が行われる。このとき第1の行電極は第2の行電極との間で書き込み維持放電を起こすことができる電圧値V1に設定されている。スキャンパルスScpにより選択されたとき、列電極にアドレスパルスApを印加する。この時、スキャンパルスScpが印加されている第2の行電極と、アドレスパルスApが印加された列電極との間で放電が生じ、同時に第1の行電極と第2の行電極との間でも放電が生じ、壁電荷が形成される。この動作を順次繰り返して、Y1~Ynまで全画面について任意のセルに壁電荷を形成した後、維持期間に移る。維持期間では、第1の行電極Xと、第2の行電極Y1~Ynに維持パルスSpが交互に印加され、アドレス期間で選択したセルのみ維持放電を行うことができる。所望の時間維持放電を行った後、サブフィールドBのリセット期間に移る。サブフィールドBのリセット期間に移ると、第1の行電極に消去パルスEpが印加され、先の実施の形態と同様、前のサブフィールドで維持放電していたセルのみ放電し、壁電荷の消去が行われる。リセットが行われた後は全セル同じ状態になり再び、アドレス動作が行われる。

【0052】上記のように、アドレス期間で順次ライン毎の走査でアドレス（書き込み）を行うものの、全面同時にリセットするので、駆動方法が簡便で、上記実施の形態1と同様高コントラスト化も可能である。

【0053】このような場合においても、プライミングパルスPp及び消去パルスEpに対して好ましいパルス幅及び電圧値は実施の形態1で述べた範囲であり、これを使用すれば実施の形態1と同様の効果が得られる。

【0054】実施の形態3。以下、本発明の別の実施の形態を図について説明する。本発明の形態では、上記実施の形態1において、特にリセットを行うプライミングパルスPpをライン走査して印加する場合の例について説明する。図7は本実施の形態のプラズマディスプレイパネルの駆動方法の電圧波形を示す図、図8は周辺駆動回路を含めた構成を示すプラズマディスプレイパネル装置の構成図である。図において、第1の行電極4は共通に接続され、第2の行電極5及び列電極8はそれぞれ独立となっている。また、第1及び第2の行電極4、5の0行目にそれぞれ1つの電極を増設し、第1の行用リセット電極4a、第2の行用リセット電極5aを設けて、リセット電極対を構成する。また、リセット電極5aはリセット電極を駆動するためのリセット電極用駆動回路14に接続される。このリセット電極対は表示には影響を与えない行電極対である。

【0055】本実施の形態においては、リセットを行うプライミングパルスPpをライン走査で印加し、その後スキャンパルスScpをライン走査しながら印加して

18

いくので、リセット期間とアドレス期間の区別はプラズマディスプレイパネル画面全体ではなく、ライン毎に分かれている。一方、維持期間は全ラインのアドレスが終わった後に、画面全体に一斉に行われる。プライミングパルスPpは近傍のラインが放電した後であれば、その荷電粒子が周りのセルにも広がるので低い電圧パルスで行うことができる。本実施の形態はこれを利用して、低い電圧値でプライミングパルスPpをライン走査するものである。プライミングパルスPpの電圧値を低くすることは、全面書き込みの発光を小さく押さえることができ、さらなる黒表示の輝度の低下が可能である。0行目のリセット電極対は近傍のラインから荷電粒子をもらうことができないので、走査するプライミングパルスPpより高い電圧値が必要となる。または、0行目のリセット電極対の電極間隔を表示に使用する第1及び第2の行電極対の電極間隔より狭くするなど構造自体を変えて、放電開始電圧を下げ、走査されるプライミングパルスPpと同じ電圧値を使用することもできる。ここではリセット電極対が第1及び第2の行電極と同じ構造の場合について述べる。すなわち表示には無関係な0行目ラインで、その一方の電極は第1の行電極と共通に接続され、他方の電極はリセット電極用駆動回路に接続されているものとする。

【0056】以下、図7を用いて動作について説明する。図7の電圧波形は上から順に、列電極Wj、第1の行電極X、リセット電極、第2の行電極Y1、Y2、Ynに印加される電圧波形である。リセット電極にはリセット電極用駆動回路よりリセットパルスRpが印加される。リセットパルスRpはプライミングパルスPpより高い電圧値に設定される。サブフィールドA及びサブフィールドBは上記実施例と同様、プライミングパルスPpによるリセットを行うサブフィールドと消去パルスEpによるリセットを行うサブフィールドである。これらサブフィールドの組み合わせ方も上記実施例と同様、任意の数及び順序でよい。

【0057】前のサブフィールドが終わりサブフィールドAが始まると、まずリセット電極用駆動回路14よりリセット電極5aにリセットパルスRpが印加され、リセット電極4a、5a間で放電が生じる。この放電によって生じた荷電粒子は近傍に広がり、1ライン目の行電極付近にも達する。リセットパルスRpが立ち下ると、1行目の第2の行電極5（Y1）に、Y側駆動回路12よりプライミングパルスPpが印加され、1行目の全セルが放電し、自己消去によるリセットが行われる。この1行目の放電で生じた荷電粒子は2行目に広がり、すると今度は2行目の第2の行電極5（Y2）に、Y側駆動回路12よりプライミングパルスPpが印加され、2行目の全セルが放電し、自己消去によるリセットが行われる。このようにして画面の最終ラインであるn行目まで荷電粒子の転送を行いながら、ライン走査でプライ

19

ミングパルスPpを印加していく。

【0058】また、各ラインのマトリクス選択を行うためのスキャンパルスScpは、各ラインのプライミングパルスPpが印加されて数10μsec程度経った後に順に印加される。プライミングパルスPpが印加された直後はセル内に多量の空間電荷が残存しており、そこでアドレスを行うと、放電しやすいためアドレス電圧が低くなる。これはアドレス電圧を低下させるためには良いことであるが、プライミングパルスPpを印加せずに消去パルスEpを印加するサブフィールドBとのアドレス電圧の差を生じてしまう。この観点からは、好ましくはプライミングパルスPpが印加されてから50μsec以上経っていることが望ましい。

【0059】以上のような走査を全ラインについて行い、所望のセルに壁電荷を蓄積した後、維持期間になり全画面一斉に維持パルスが印加され、維持放電が行われる。その後サブフィールドBで、消去パルスEpが第2の行電極Y1～Ynに全画面一斉に印加され、壁電荷の消去を行いリセットが行われる。消去パルスEpはライン走査してもよいが、近傍ラインの荷電粒子の影響を利用する訳ではないので、全画面に一斉に印加しても良い。

【0060】上記のように、表示に関係しないリセット電極を設け、このリセット電極間でのリセット用放電を種火として、リセットパルスより小さい電圧でプライミングパルスを発生させ、さらにプライミングパルスにより発生した荷電粒子を、順次ライン毎の走査（線順次走査）で転送するので、プライミングパルスの電圧値が低くても全面書き込みを行うことができる。従って、プライミングパルスによる放電の発光を小さくでき、さらなる高コントラスト化が可能となる。

【0061】上記実施の形態3においても、プライミングパルスPp及び消去パルスEpに対して好ましいパルス幅及び電圧値は実施の形態1で述べた範囲であり、これを使用すれば実施の形態1と同様の効果が得られる。

【0062】実施の形態4。以下、本発明の一実施の形態を図について説明する。図9は本実施の形態のプラズマディスプレイパネルの駆動方法の電圧波形を示す図、図10は周辺駆動回路を含めた構成を示すプラズマディスプレイパネル装置の構成図である。図において、プラズマディスプレイパネルの第1の行電極4は奇数行目ラインと偶数行目ラインで分けてそれぞれ共通に接続され、それぞれ奇数行目用X側駆動回路11a、奇数行目用X側駆動回路11bに接続され、奇数行目ラインと偶数行目ラインには個別の電圧が印加できるようになっている。また第2の行電極5及び列電極8は独立してY側駆動回路12及びW側駆動回路13に接続されており、それぞれ独立した電圧が印加できるようになっている。

【0063】そもそも、プライミングパルスは、放電セル内に微量の荷電粒子を発生させ、アドレス時にアドレ

20

スミスを抑制し、書き込み放電が確実に起こせるようにするためのものである。従って、プライミングによる放電はアドレスミスの抑制の観点から必要最小限行えばよい。

【0064】本発明の実施の形態においては、奇数行目ラインと偶数行目ラインでプライミング放電を行うサブフィールドと、プライミング放電を行わないサブフィールドとを交互に繰り返すことにより、先の実施の形態と同様、プライミング放電により生じた荷電粒子が近傍ラインにまで広がるので、プライミング放電を行わなかったラインにも荷電粒子が供給されることになる。すなわち奇数行目ラインにプライミング放電を行った場合でも、そのとき生じた荷電粒子は偶数行目ラインにも供給されることになり、種火効果を利用できる。

【0065】図9に従って、動作について説明する。第1のサブフィールド期間において、第1の行電極のうち奇数行目ラインはサブフィールドAが実行され、偶数行目ラインはサブフィールドBが実行される。また、次の第2のサブフィールドの期間では、逆に奇数行目ラインはサブフィールドBが実行され、偶数行目ラインはサブフィールドAが実行される。このように、プライミングパルスPpと消去パルスEpを印加するサブフィールドを奇数行目ラインと偶数行目ラインで分けて、これが順次繰り返される。このように、奇数行目ラインと偶数行目ラインで分けても、前記実施の形態と同様に、プライミングパルスによる放電により生じた荷電粒子が近傍のラインにまで広がるので、プライミング放電を行わなかった隣接するラインにも供給される。例えば、奇数行目ラインにプライミング放電を行った場合でも、その時生じた荷電粒子は偶数行目ラインにも供給されることになる。なお、本実施の形態では奇数行毎あるいは偶数行毎に、プライミングパルスPpによる一斉書き込みを行うので、全面書き込みと呼ばず、プライミング放電と呼ぶが、奇数行毎あるいは偶数行毎に、プライミングパルスPpによる一斉書き込みを行うことの他、作用等は先の実施の形態の全面書き込みと同様である。

【0066】このようにプライミング放電を奇数行目ラインと偶数行目ラインに分けて交互に行うと、全てのラインに全面書き込み（プライミング放電）を行う場合に対し、黒表示の輝度を半分に抑ええることができ、十分なプライミング効果を持たせながら、コントラストの良い画面を提供することができる。

【0067】また本実施の形態では、奇数行目ラインと偶数行目ラインとに分け、すなわち1行置きにプライミング放電を、1サブフィールド毎に行うとしたが、2行置きあるいは3行置きにプライミング放電を行い、2サブフィールド置きあるいは3サブフィールド置きに行ってもよい。また、複数のラインで群を形成し、奇数行目ライン群と偶数行目ライン群とにわけてプライミング放電をおこなってもよい。図11に2本ずつ群を形成し、

21

2行目おきにブライミング放電を行う場合の電圧波形を示す。また、図12にそのときの周辺駆動回路を含めた構成を示すプラズマディスプレイパネル装置の構成図を示す。

【0068】さらに、本実施の形態ではあるサブフィールドの期間に奇数行目のラインがサブフィールドAで偶数行目のラインがサブフィールドBで、その次の期間には奇数行目のラインがサブフィールドBで偶数行目のラインがサブフィールドAになるというように、奇数行と偶数行で交互に繰り返されることについて述べたが、例えば、奇数行目のラインにだけサブフィールドAが実行され、偶数行目のラインはサブフィールドBのみしか実行されない場合であってもよい。さらに、偶数行目のラインはサブフィールドBのみを実行し、奇数行目のラインは上記実施の形態のようにサブフィールドAとサブフィールドBの両者を用いて実行してもよい。奇数行目のラインと偶数行目のラインを入れ替えても同様であることは言うまでもない。

【0069】また、上記実施の形態のサブフィールドA、Bはそれぞれ、実施の形態1で示されたものを用いているが、実施の形態2(図5)や実施の形態3(図7)で用いた電圧波形のパターンを用いてもよいことは言うまでもない。

【0070】なお、ここでは上記実施例と同様のブライミングパルスと消去パルスを用いる駆動方法について述べたが、この発明は1行置きあるいは数行置きにブライミングパルスを印加し、黒表示における輝度を2分の1あるいは数分の1にするものであれば、特にブライミングパルス及び消去パルスが制限されるものではない。

【0071】また、ブライミングパルス及び消去パルスの条件は上記実施の形態1で記載したのと同様な条件を用いればよい。

【0072】実施の形態5. 以下、本発明の一実施の形態を図について説明する。図13は、本発明の実施の形態のプラズマディスプレイパネルの駆動方法を示すもので、256階調表示の1フィールド内のサブフィールドの構成を示す図である。なお、本実施の形態ではリセット期間を全画面一斉に行う場合(実施の形態1、2の例)について述べるが、ブライミングパルス P_p をライン走査して行うリセット方法(実施の形態3の例)にも適用できる。図において、サブフィールド番号“2ⁿ”(n=0~7)はサブフィールドの発光時間の比に対応している。すなわち“2⁰”のサブフィールドが最も維持放電期間の短いサブフィールド、“2⁷”のサブフィールドが最も維持放電期間の長いサブフィールドである。全サブフィールドの内、最も維持放電期間の短いサブフィールドはLSB(Least Significant Bit)、最も維持放電期間の長いサブフィールドはMSB(Most Significant Bit)と呼ばれる。また、上記実施の形態と同様、図でサブフィールドAはブライミングパルスW

22

pによる全面書き込みを行った後、自己消去放電により壁電荷を消去するリセットを行うサブフィールド、サブフィールドBは消去パルス E_p により壁電荷を蓄積していたセルのみ放電させ、壁電荷を消去するリセットを行うサブフィールドである。図13においては、LSBをサブフィールドAとし、LSBの次のサブフィールドをサブフィールドB(すなわちブライミング放電のないフィールド)とした実施の形態を示した図である。残りの6つのサブフィールドについては、サブフィールドAかサブフィールドBのどちらかとなる。また、各サブフィールドの順序は維持放電期間が短い順に並べて表記したが、特にこれに限るものでなく、順は不同である。

【0073】上記実施の形態において述べたが、ブライミングは毎サブフィールドごとに行わなくても、実用上問題のない画像表示が行える。ブライミングを行うサブフィールド数は少なければ少ないほど、黒表示の輝度を低く押さえることができ、コントラストの良い画面が得られる。一方、ブライミングはアドレスの確実性を確保するために行うもので、ブライミングを毎サブフィールドで行えば、それだけアドレスの確実性が上がる。このように、コントラストの良い画面を得ることと、アドレスが確実な画面を得ることは相反し、どちらか一方を向上させれば、どちらか一方が犠牲になるという関係にある。しかし、本実施の形態のように、LSB(最小ビット)のサブフィールドの後に、サブフィールドBを配置しても、LSBは1/2の確率で発光している(通常の動画表示において、LSBが発光する確率が1/2である)ので、LSBをサブフィールドAとして確実にアドレスするようにすれば、そのすぐ後のサブフィールドは1/2の確率で十分な荷電粒子が供給されることになる。したがって、LSBの次のサブフィールドを全面書き込みを行わないサブフィールドBとしても、1/2の確率で全面書き込みを行ったものと同様なアドレスが行える。すなわち、少なくともLSBの後のサブフィールドではブライミングパルスは無くてもアドレスの確実性は維持され、同時にブライミングパルスを減らすことができる。

【0074】例えば、交流型プラズマディスプレイをテレビジョン受像機として用いる場合、その画面は常に変化しており、あるサブフィールドが発光するのか発光しないのかということも常に変化しているので、このような用途に用いれば、ブライミングパルスを減らして且つ、確実なアドレスが行える。

【0075】また、LSBは最も時間が短いので、例えばLSBが発光しないときでも、LSBで行った全面書き込みによる荷電粒子が次のサブフィールドまで十分残っており、ほぼ確実にアドレスが行われる。

【0076】以上のように、維持放電期間が最も短いサブフィールド(LSB)は、維持放電期間に発光している確率が最も高いので、その次のサブフィールドはプラ

10

20

30

40

50

23

イミングパルスを印加しなくても、ブライミング効果が十分ある確率が高く、アドレスに影響が少ないため、効果的にブライミング回数を減らすことができ、コントラストを向上させることが可能となる。

【0077】実施の形態6. 上記実施の形態5ではLSBの発光する確率が1/2と高いことから、その次のサブフィールドにブライミングパルスPpを印加しなくてよい例について説明したが、2番目に維持放電期間が短いサブフィールドも発光する確率が1/4と比較的高いので、上記実施の形態と同様の理由により、2番目に維持放電期間が短いサブフィールドの次のサブフィールドにはブライミングパルスPpを印加しなくてもほぼ確実にアドレスが行われる。

【0078】従って、LSBと2番目に維持放電期間が短いサブフィールドの間に、1つ以上のサブフィールドを置き、LSBと2番目に維持放電期間が短いサブフィールドをサブフィールドA、それらの次に実行されるサブフィールドをサブフィールドBとすれば、さらに黒表示の輝度を低くすることができ、実用上問題のないコントラストとすることができる。

【0079】実施の形態7. 以下、本発明の他の実施の形態を図について説明する。図14は、本発明の実施の形態のプラズマディスプレイパネルの駆動方法を示すもので、256階調表示の他の1フィールド内のサブフィールドの構成を示す図である。本実施の形態ではLSBを全面書き込みを行わないサブフィールドBとしたものである。その他のサブフィールドについては、上記実施の形態と同様、サブフィールドAあるいはサブフィールドBのいずれかである。

【0080】LSBは1フィールド内で最も維持放電期間の短いサブフィールドである。すなわち輝度が最も低く、アドレスに失敗しても、表示画像に最も影響が少ない。例えば、最大画面輝度 256cd/m^2 のプラズマディスプレイパネルであるとする、LSBによる輝度分担は 1cd/m^2 である。通常の画像表示では最大輝度を表示することはまれであるから、例えば 100cd/m^2 の輝度を出したいとする。このとき、もしLSBがアドレスに失敗して発光しなかったとしても、 $100-1=99\text{cd/m}^2$ となるだけで、人の目ではほとんど認識できない。従って、LSBにブライミング放電のないフィールドを割り当てても、表示画像が大きく劣化することはない、コントラストを向上させることができる。

【0081】上記実施の形態5、6から、LSBとその次のサブフィールドを異なるサブフィールドの種類に設定すれば、すなわちLSBをサブフィールドAとすれば、次のサブフィールドをBに、LSBをサブフィールドBとすれば、次のサブフィールドをAとすればよいことがわかる。これにより、ブライミングパルス数を減少させることができる。また、同様に、2番目に維持放電期間が短いサブフィールドとその次のサブフィールドを

24

異なるサブフィールドの種類に設定すればよい。

【0082】実施の形態8. 以下、本発明の一実施の形態を図について説明する。図15は、本発明の実施の形態のプラズマディスプレイパネルの駆動方法を示すもので、256階調表示の他の1フィールド内のサブフィールドの構成を示す図である。なお、本実施の形態ではリセット期間を全画面一斉に行う場合（実施の形態1、2の例）について述べるが、ブライミングパルスPpをライン走査して行うリセット方法（実施の形態3の例）にも適用できる。図において、サブフィールド番号“2ⁿ（n=0~7）”はサブフィールドの発光時間の比に対応している。本実施の形態はMSBを全面書き込みを行うサブフィールドAとしたものである。その他のサブフィールドについては、先の実施の形態と同様、サブフィールドAあるいはサブフィールドBのどちらであってもよい。

【0083】MSBは1フィールド内で最も維持放電期間の長いサブフィールドである。このサブフィールドでアドレスミスを生じると、表示画像に大きな影響が生じる。従って、MSBをサブフィールドAとして、アドレスを確実に行うものである。

【0084】以上のように、維持放電期間が最も長いサブフィールド（MSB）は、サブフィールドAとし、それ以外のフィールドは維持放電期間に応じて、ブライミングを減らせば、アドレスに影響を与えないようにして、効果的にブライミング回数を減らすことができ、コントラストを向上させることが可能となる。

【0085】実施の形態9. 以下、本発明の他の実施の形態を図について説明する。図16は、本発明の実施の形態のプラズマディスプレイパネルの駆動方法を示すもので、256階調表示の他の1フィールド内のサブフィールドの構成を示す図である。図17はブライミングを行ってから、アドレスを行うまでの時間を変化させ、アドレス電圧を調べたものである。ブライミングは頻繁に行えば行うほどよいが、ブライミングの効果は図17より、10msec程度までは十分有効であり、それ以内であれば、ブライミングなしで、アドレスできることが分かる。従って、1フィールド（16.7msec）に2回ブライミングを行えば、ほとんど問題なく、アドレスできることになる。これらを考慮したサブフィールドの配列を、図16に示す。

【0086】アドレスミスが生じ、発光するはずの維持放電が発光しなかったとき最も人の目に不良として影響を感じさせるのがMSBである。すなわち発光時間が長いサブフィールドが発光しなかったとき、輝度が大きく減少するからである。そこで、図のようにMSBと2番目に発光時間が長いサブフィールドをサブフィールドAとし、残りのサブフィールドをサブフィールドBとし、MSBのブライミングから2⁶サブフィールドのブライミングまでの時間と2⁶サブフィールドのブライミング

25

からMSBのアライミングまでの時間の差を最小にしたサブフィールドの配列例である。このようにサブフィールドを配列することによって、アライミング間隔を一定にできる。また、サブフィールドによる階調表示を行った場合に発生する疑似輪郭の防止にも役立つ。

【0087】なお、本実施の形態のサブフィールドの配列順序はアドレスパルスの幅や画面の走査ライン数によっても変化し、特にこの配列順序に限る物ではなく、MSBと2番目に維持放電期間が長いサブフィールドの相互の時間の差が最小になるような配列であればよい。

【0088】なお、上記実施の形態5乃至9においては256階調表示の場合について述べたが、特にこれに限るものではない。

【0089】なお、上記実施の形態においては、図1で代表されるような交流型プラズマディスプレイパネルの例について説明したが、いずれの実施の形態もこれに限定されるものではなく、第1の電極、第2の電極は平行でなくてもよい。また、第3の電極を覆う誘電体や、第3の電極と蛍光体との間に誘電体があってもよい。また、白黒のディスプレイの場合は蛍光体がなくともよいことは言うまでもない。

【0090】

【発明の効果】以上のように、本発明の請求項1に係わるプラズマディスプレイパネルの駆動方法によれば、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したアライミングパルスを印加して、全セルを放電させた後、前記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドと、前のサブフィールドで放電していたセルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドとの少なくとも2種類のサブ

26

フィールドを備えたフィールドであるので、アドレス及び維持放電の条件を変えずにアライミングパルスを減少させて駆動することができ、黒表示の輝度を低下させてコントラストを向上させても、安定して動作し、良好な画像表示が行える。

【0091】本発明の請求項2に係わるプラズマディスプレイパネルの駆動方法によれば、請求項1において、第1のサブフィールドのアライミングパルス及び第2のサブフィールドの消去パルスは、それぞれプラズマディスプレイパネルの全セルに同時に印加されるので、全画面同時にリセットを行うので、駆動方法が簡単となり低コスト化できる。

【0092】本発明の請求項3に係わるプラズマディスプレイパネルの駆動方法によれば、請求項1において、第1のサブフィールドのアライミングパルスはプラズマディスプレイパネルの行方向の線順次走査で印加されるので、アライミングパルスの電圧値が低くても全面書き込みを行うことができるので、アライミングパルスによる放電の発光を小さくでき、さらなる高コントラスト化ができる。

【0093】本発明の請求項4に係わるプラズマディスプレイパネルの駆動方法によれば、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたプラズマディスプレイパネルの駆動方法において、画像表示のためのフィールドが少なくとも、前記第1の電極及び前記第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したアライミングパルスを印加して、全セルを放電させた後、前記誘電体上に蓄積した壁電荷を消去する第1のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第1のサブフィールドを備え、前記第1のサブフィールドが、前記プラズマディスプレイパネルの1行置きあるいは数行置きに実行されるので、アライミングパルス数が減少し、アライミングパルスの放電による黒表示の画面輝度が2分の1あるいは数分の1になり高コントラスト化が実現できる。

【0094】本発明の請求項5に係わるプラズマディスプレイパネルの駆動方法によれば、請求項4において、第1のサブフィールドの第1のリセット期間は、第1の電極及び第2の電極間で全セルに対して放電させる電圧値とパルス幅を有したアライミングパルスを印加して、全セルを放電させた後、前記第1の電極及び第2の電極間の印加電圧を0として、前記誘電体上に蓄積した壁電荷を消去するリセット期間であり、画像表示のためのフィールドがさらに、前のサブフィールドで放電していた

27

セルのみ放電させる電圧値とパルス幅を有した消去パルスを印加して、前のサブフィールドで放電していたセルのみ放電させた後、上記第1及び第2の電極間の印加電圧を0として前記誘電体上に蓄積した壁電荷を消去させる第2のリセット期間、前記第1の電極あるいは第2の電極と前記第3の電極との間で放電させ、前記誘電体上に壁電荷を蓄積し、書き込みを行うアドレス期間、及び前記第1の電極及び第2の電極間に交流電圧を印加し、上記誘電体上に蓄積した壁電荷を利用して維持放電を行う維持放電期間を備えた第2のサブフィールドを備え、第1のサブフィールドが実行されていないセルには、第2のサブフィールドを実行させるので、プライミングパルスにより発生した荷電粒子が近傍ラインのセルにも広がり、プライミングパルスが印加されなかったセルにもプライミングの効果が及び、全画面にプライミング効果が及び、確実にアドレスすることができ、良好な表示画面を得ることができる。

【0095】本発明の請求項6に係わるプラズマディスプレイパネルの駆動方法によれば、請求項4または5において、プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記奇数行あるいは前記偶数行のうち一方は、前記プライミングパルスを有する第1のサブフィールドが少なくとも1回実行されるので、全画面にプライミング効果がほぼ均一に及び、黒表示の輝度を低くしても確実にアドレスが行える。

【0096】本発明の請求項7に係わるプラズマディスプレイパネルの駆動方法によれば、請求項4または5において、プラズマディスプレイパネルの第1の電極あるいは第2の電極は、奇数行同士、偶数行同士で共通に接続され、前記プライミングパルスを有する第1のサブフィールドが前記奇数行同士、偶数行同士で交互に実行されるので、奇数行あるいは偶数行毎にプライミングパルスが印加されるので、全画面にプライミング効果がほぼ均一に及び、黒表示の輝度を低くしても確実にアドレスが行える。

【0097】本発明の請求項8に係わるプラズマディスプレイパネルの駆動方法によれば、請求項1、2、3、5、6、7のいずれか1項において、プライミングパルスはパルス幅が $2\mu\text{sec}$ 以上の電圧パルスであり、消去パルスはパルス幅が $1.5\mu\text{sec}$ 以下の電圧パルスであり、上記消去パルスの電圧値はプライミングパルスの電圧値以下であるので、効率良く、安定にプライミングパルスを減少させて駆動することができ、黒表示の輝度を低下させてコントラストを向上させても、良好な画像表示が行える。

【0098】本発明の請求項9に係わるプラズマディスプレイパネルの駆動方法によれば、請求項8において、消去パルスの電圧値は、維持期間において維持放電を行うための維持パルスの電圧値以上であるので、効率良

28

く、安定にプライミングパルスを減少させて駆動することができ、黒表示の輝度を低下させてコントラストを向上させても、良好な画像表示が行える。

【0099】本発明の請求項10に係わるプラズマディスプレイパネルの駆動方法によれば、請求項9において、消去パルスの電圧値は自己消去放電が起こる電圧値以上であるので、アドレス電圧を高くしなくても、確実にアドレスが可能で、さらに、安定して動作し、良好な画像表示が行える。

10 【0100】本発明の請求項11に係わるプラズマディスプレイパネルの駆動方法によれば、請求項8において、消去パルスとプライミングパルスとは同一のスイッチング素子によるパルス発生手段で作られ、同じ電圧値であるので、プライミングパルスと消去パルスを同一駆動回路からの出力とし、制御信号によるパルス幅の制御だけで両パルスを出力するので、プラズマディスプレイパネル装置を低コスト化でき、駆動方法が容易になる。

20 【0101】本発明の請求項12に係わるプラズマディスプレイパネルの駆動方法によれば、請求項1または5において、1フィールドは互いに維持放電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたので、維持放電期間が最も短いサブフィールドは、維持放電期間に発光している確率が最も高いので、その次のサブフィールドはプライミングパルスを印加しなくても、プライミング効果が十分ある確率が高く、アドレスに影響が少ないため、効果的にプライミング回数を減らすことができる。また、最も維持放電期間が短いサブフィールドはアドレスミスが生じても目立たないので、最も維持放電期間が短いサブフィールドにプライミングパルスを与えなくても、その次のサブフィールドにプライミングパルスを与えれば、表示画面に影響を与えず、全面書き込みの回数を減らすことができる。

30 【0102】本発明の請求項13に係わるプラズマディスプレイパネルの駆動方法によれば、請求項12において、最も維持放電期間が短いサブフィールドと2番目に維持放電期間が短いサブフィールドとの間に少なくとも1つのサブフィールドを設け、前記2番目に維持放電期間が短いサブフィールドとその次に実行されるサブフィールドとを、第1及び第2のサブフィールドのうち異なるサブフィールドとしたので、維持放電期間が最も短いサブフィールドと、2番目に短いサブフィールドの、それぞれの次のサブフィールドの全面書き込みをなくすることができるので実用上問題のないコントラストとすることができる。

50 【0103】本発明の請求項14に係わるプラズマディスプレイパネルの駆動方法によれば、請求項1、4、5のいずれか1項において、1フィールドは互いに維持放

電期間の異なる複数のサブフィールドで構成され、前記複数のサブフィールドのうち、最も維持放電期間が長いサブフィールドをブライミングパルスをも有する第1のサブフィールドとしたので、最も維持放電期間が長いサブフィールドは全面書き込みが行われ、確実にアドレスされ表示画面に影響を与えない。

【0104】本発明の請求項15に係わるプラズマディスプレイパネルの駆動方法によれば、請求項14において、さらに、2番目に維持放電期間が長いサブフィールドをブライミングパルスをも有する第1のサブフィールドとしたので、2番目に維持放電期間が長いサブフィールドは全面書き込みが行われ、アドレスの確実性がさらに向上する。

【0105】本発明の請求項16に係わるプラズマディスプレイパネルの駆動方法によれば、請求項15において、1フィールドは繰り返し連続して実行され、前記1フィールドを構成する前記最も維持放電期間が長いサブフィールドと、2番目に維持放電期間が長いサブフィールドとは、相互の時間間隔が最大になるように配置されるので、確実にアドレスできる頻度で全面書き込みを行い、黒表示の輝度を押さえるので、良好な画像が得られる。

【0106】本発明の請求項17に係わるプラズマディスプレイによれば、誘電体で覆われた複数の第1の電極及び第2の電極と、前記第1の電極及び第2の電極のうち少なくとも一方と直交してセルを形成するように複数配設された第3の電極とを備えたパネルであって、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたリセット電極とを備えたパネルと、前記第1の電極及び第2の電極の0行目にそれぞれ配設されたリセット電極に電圧を印加するリセット電極用駆動回路と、前記第1の電極に電圧を印加する第1の電極用駆動回路と、前記第2の電極に電圧を印加する第2の電極用駆動回路と、前記第3の電極に電圧を印加する第3の電極用駆動回路とを備えたので、リセット電極に与えたブライミングパルスにより発生した荷電粒子を、線順次走査で転送するので、ブライミングパルスの電圧値が低くても全面書き込みを行うことができることにより、ブライミングパルスによる放電の発光を小さくでき、さらなる高コントラスト化ができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるプラズマディスプレイパネルの駆動方法が適用される面放電型交流型プラズマディスプレイパネルのセルの一部断面図を示す図である。

【図2】 この発明の実施の形態1によるプラズマディスプレイパネルの駆動方法を示す電圧波形（タイミングチャート）である。

【図3】 この発明の消去パルスE_pが消去パルスとして働くパルス幅と電圧値の範囲を示す図である。

【図4】 この発明の消去パルスE_pによるリセットとブライミングパルスP_pによるリセット後のアドレスマージンを比較する図である。

【図5】 この発明の実施の形態2によるプラズマディスプレイパネルの駆動方法を示す電圧波形である。

【図6】 この発明の実施の形態2によるプラズマディスプレイパネルの駆動方法が適用される面放電型交流型プラズマディスプレイパネルの構成を示す図で、周辺回路を含む図である。

10 【図7】 この発明の実施の形態3によるプラズマディスプレイパネルの駆動方法を示す電圧波形である。

【図8】 この発明の実施の形態3によるプラズマディスプレイパネルの駆動方法が適用される面放電型交流型プラズマディスプレイパネルの構成を示す図で、周辺回路を含む図である。

【図9】 この発明の実施の形態4によるプラズマディスプレイパネルの駆動方法を示す電圧波形である。

20 【図10】 この発明の実施の形態4によるプラズマディスプレイパネルの駆動方法が適用される面放電型交流型プラズマディスプレイパネルの構成を示す図で、周辺回路を含む図である。

【図11】 この発明の実施の形態4による別のプラズマディスプレイパネルの駆動方法を示す電圧波形である。

【図12】 この発明の実施の形態4による別のプラズマディスプレイパネルの駆動方法が適用される面放電型交流型プラズマディスプレイパネルの構成を示す図で、周辺回路を含む図である。

30 【図13】 この発明の実施の形態5のプラズマディスプレイパネルの駆動方法を用いた1フィールド内のサブフィールドの構成を示す図である。

【図14】 この発明の実施の形態7のプラズマディスプレイパネルの駆動方法を用いた1フィールド内のサブフィールドの構成を示す図である。

【図15】 この発明の実施の形態8のプラズマディスプレイパネルの駆動方法を用いた1フィールド内のサブフィールドの構成を示す図である。

40 【図16】 この発明の実施の形態9のプラズマディスプレイパネルの駆動方法を用いた1フィールド内のサブフィールドの構成を示す図である。

【図17】 ブライミングからアドレスまでの時間とアドレス電圧の関係を示す図である。

【図18】 従来の面放電型プラズマディスプレイパネルを示す一部斜視図である。

【図19】 従来のプラズマディスプレイの階調表示方法を示す1フィールド内の構成を示す図である。

【図20】 第1の従来例であるプラズマディスプレイパネルの駆動方法を示す電圧波形である。

50 【図21】 第2の従来例であるプラズマディスプレイパネルの駆動方法における1フィールド内の構成を示す

31

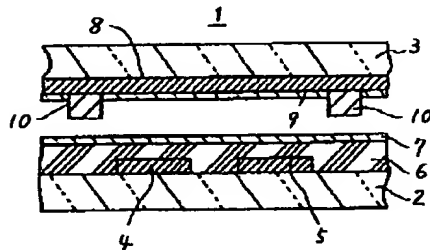
図である。

【図22】 第2の従来例であるプラズマディスプレイパネルの駆動方法を示す電圧波形である。

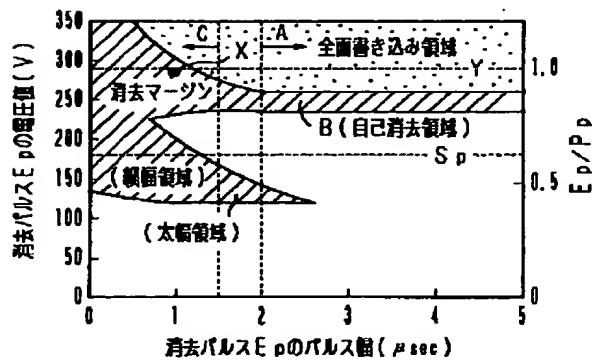
【符号の説明】

1 プラズマディスプレイパネルのセル、 2 前面ガラス基板、 3 背面ガラス基板、 4 第1の行電極（X電極）、 4a 第1の行用リセット電極、 5 第2の行電極（Y電極）、 5a 第2の行用リセット電極、 6 誘電体層、 7 MgO（酸化マグネシウム）、 8 列電極（W電極）、 9 蛍光体層、 10 隔壁、 11 X側駆動回路、 11a X側駆動回路（奇数行用）、 11b X側駆動回路（偶数行用）、 12 Y側駆動回路、 13 W側駆動回路、 14 リセット電極用駆動回路、 Pp アライミングパルス（全面書き込みパルス）、 Ep 消去パルス、 Ap アドレスパルス、 Sp 維持パルス、 Scp スキャンパルス、 V1 書き込み維持電圧

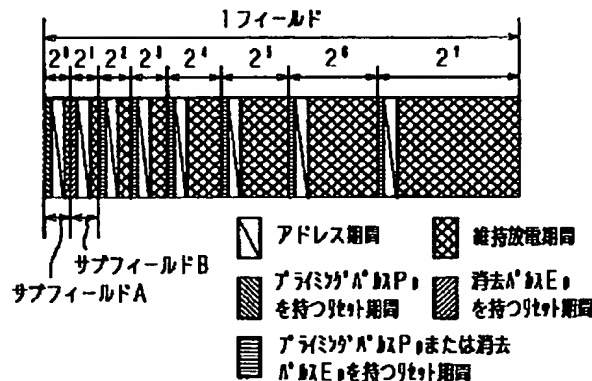
【図1】



【図3】



【図13】

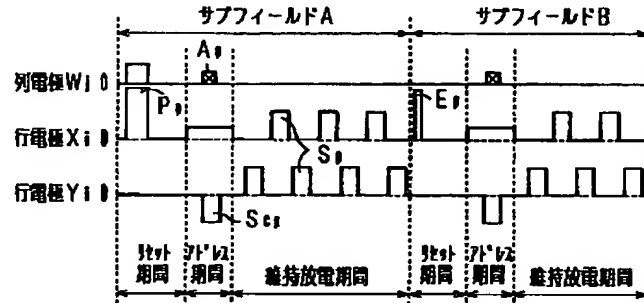


32

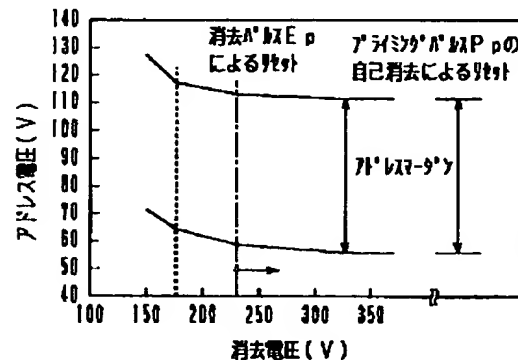
ム)、 8 列電極（W電極）、 9 蛍光体層、

10 隔壁、 11 X側駆動回路、 11a X側駆動回路（奇数行用）、 11b X側駆動回路（偶数行用）、 12 Y側駆動回路、 13 W側駆動回路、 14 リセット電極用駆動回路、 Pp アライミングパルス（全面書き込みパルス）、 Ep 消去パルス、 Ap アドレスパルス、 Sp 維持パルス、 Scp スキャンパルス、 V1 書き込み維持電圧

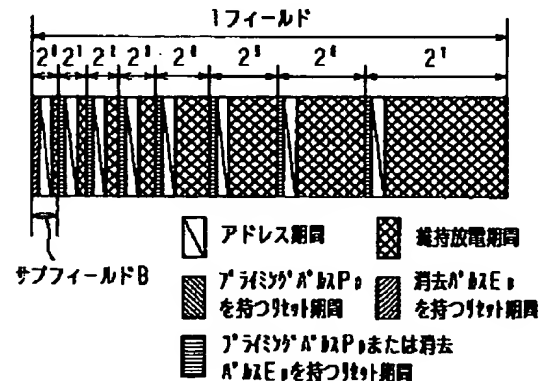
【図2】



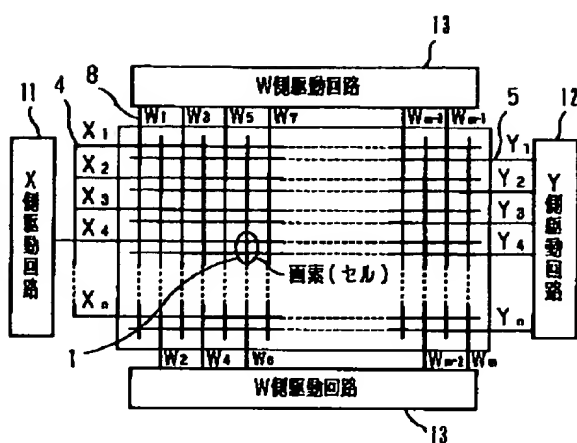
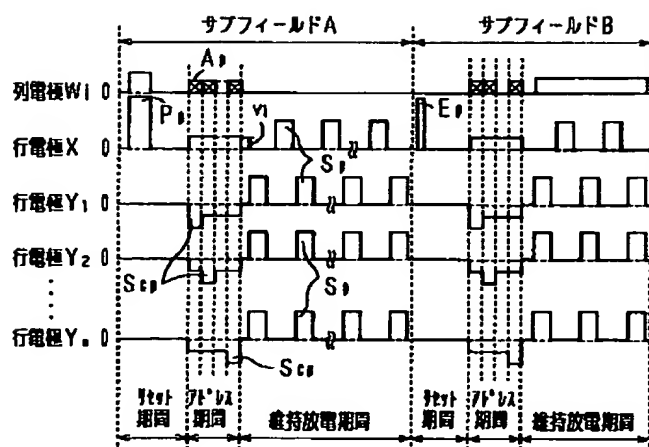
【図4】



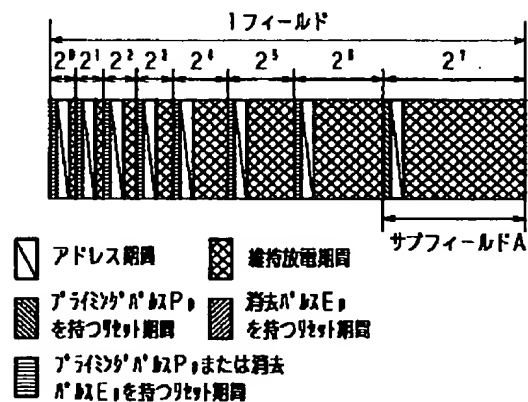
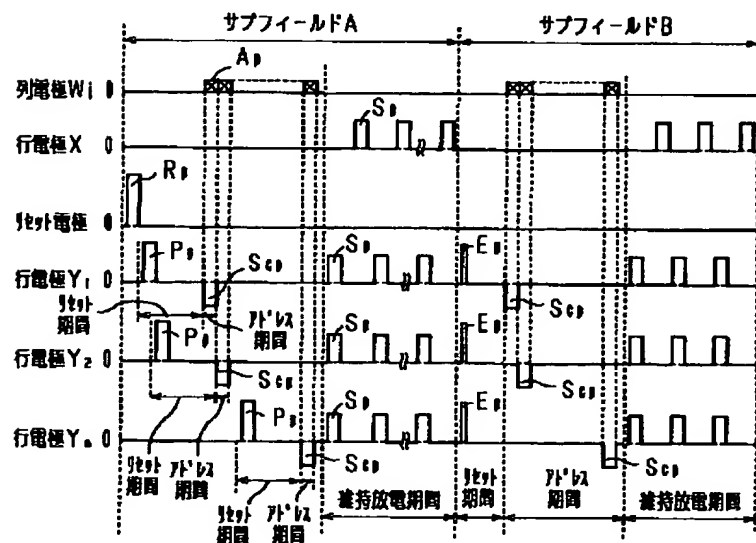
【図14】



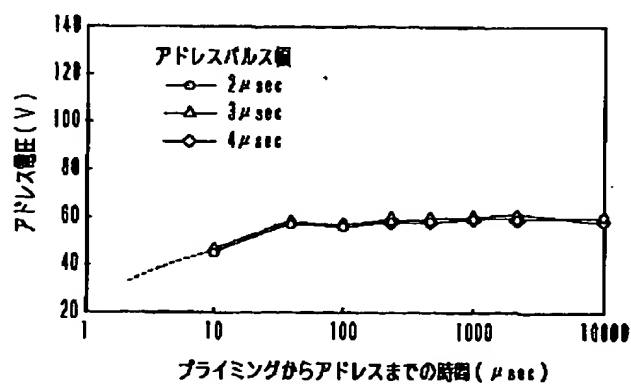
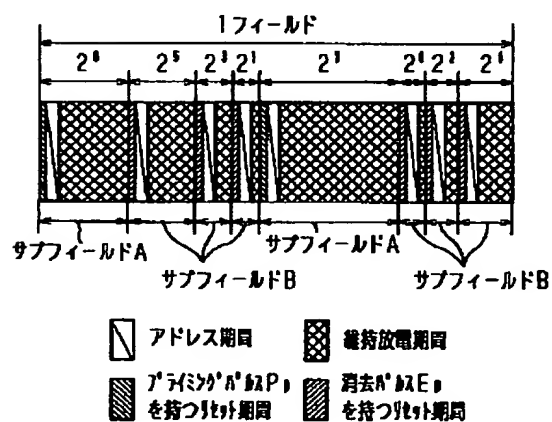
【図6】



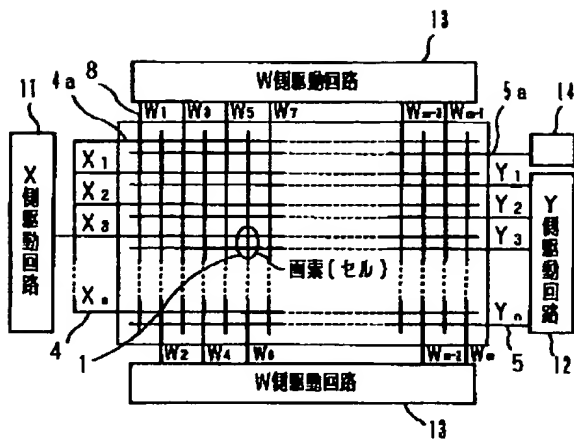
【图 15】



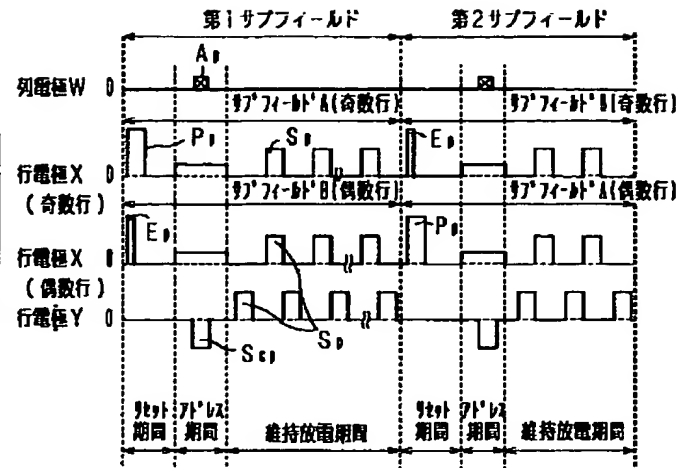
【☒17】



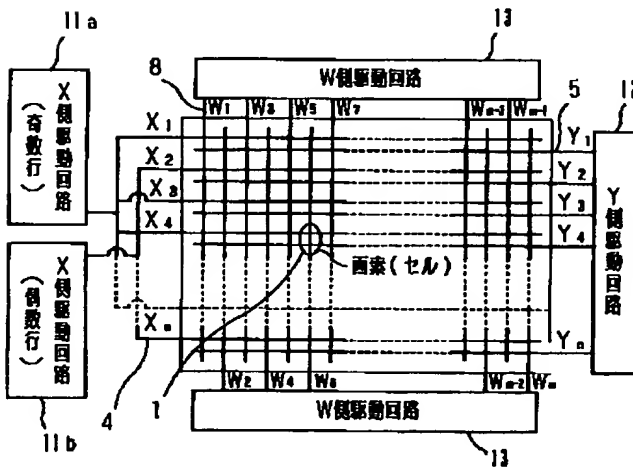
【図8】



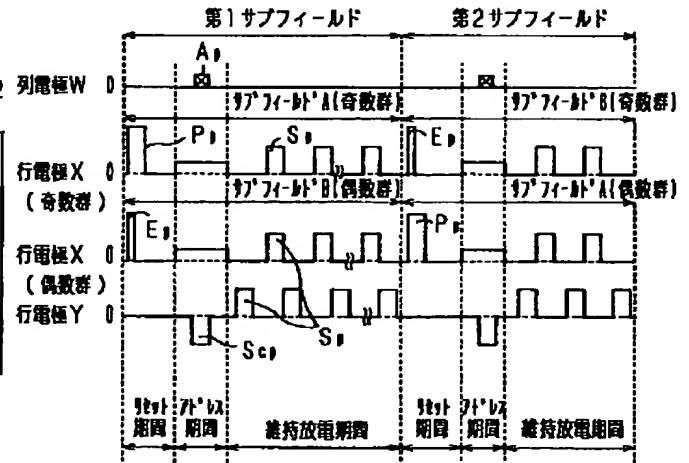
【図9】



【図10】

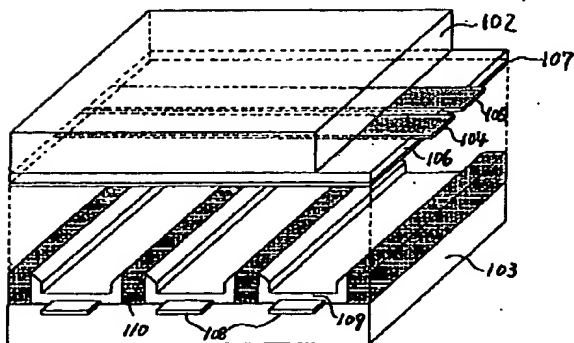


【図11】

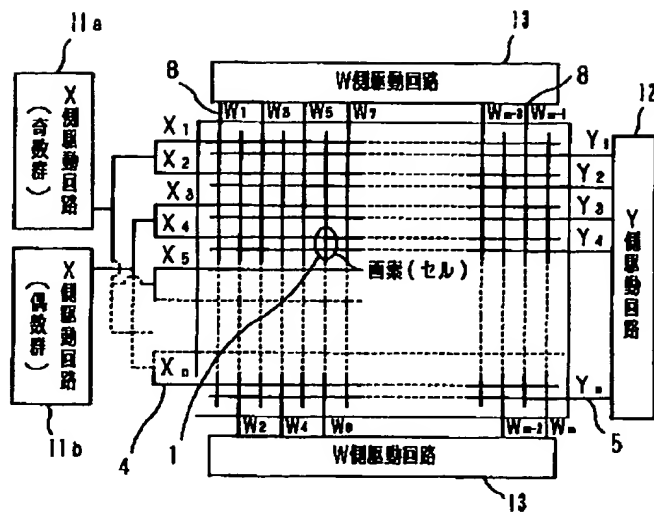


【図18】

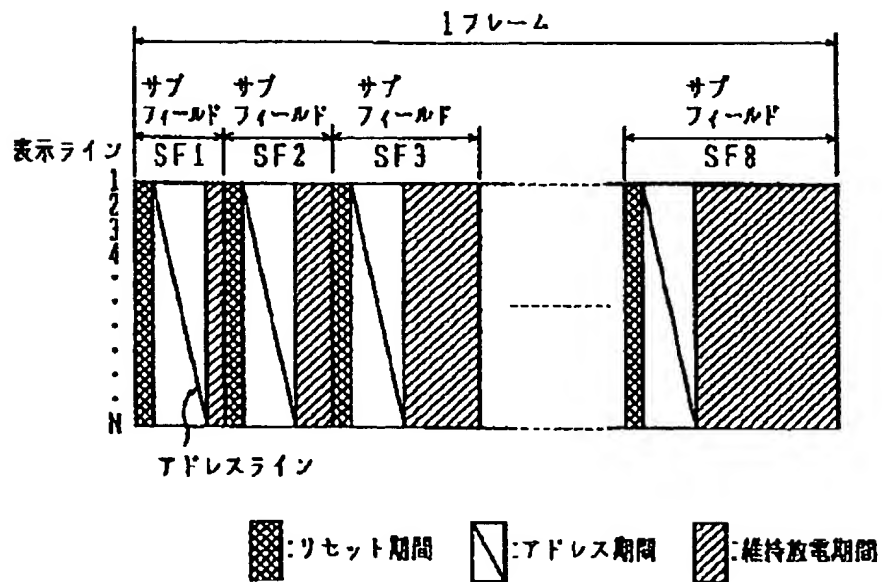
100



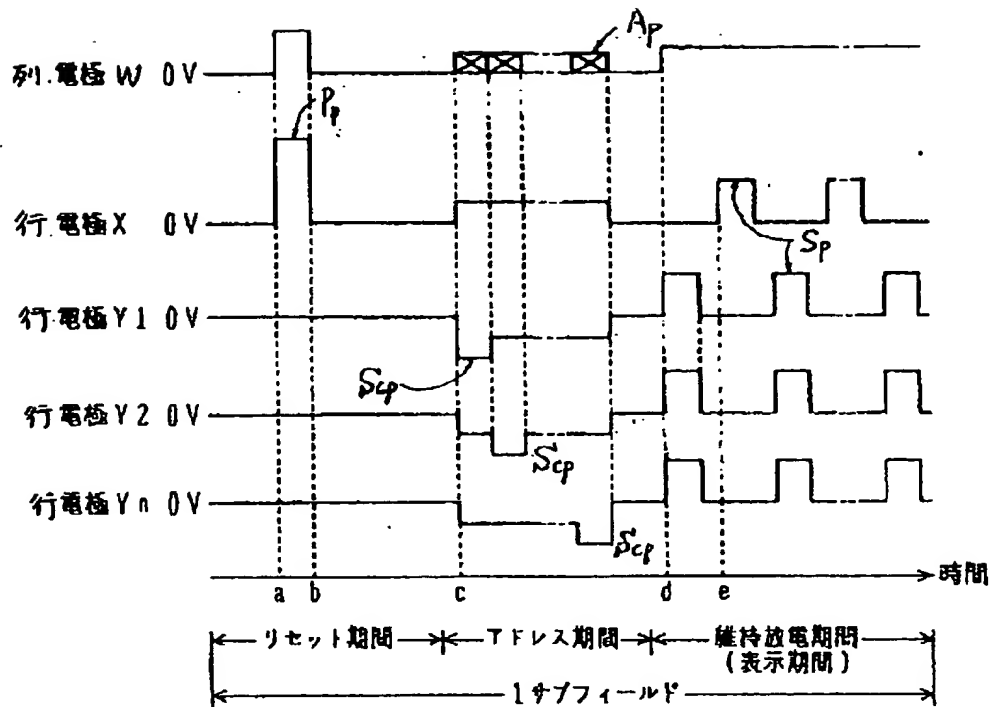
【図12】



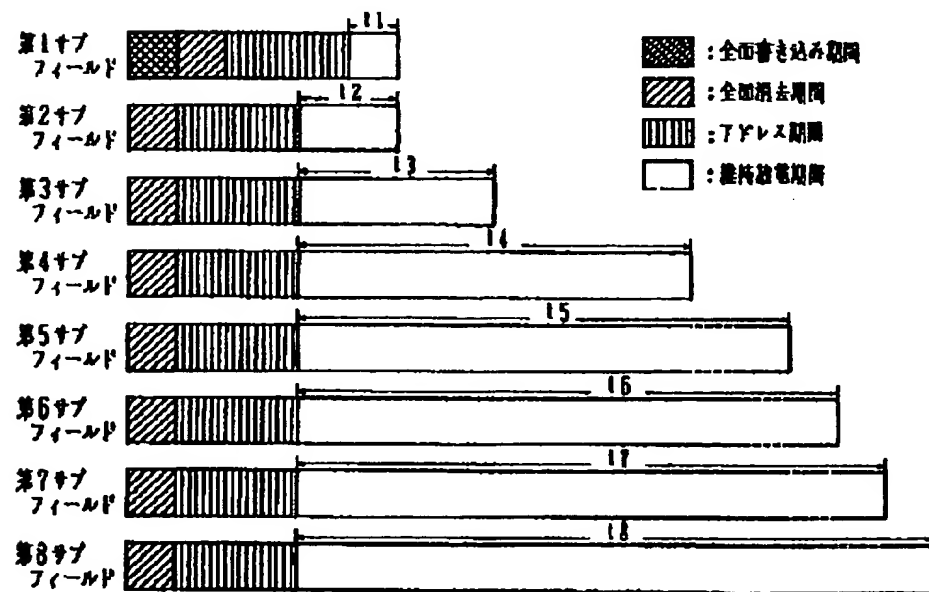
【図19】



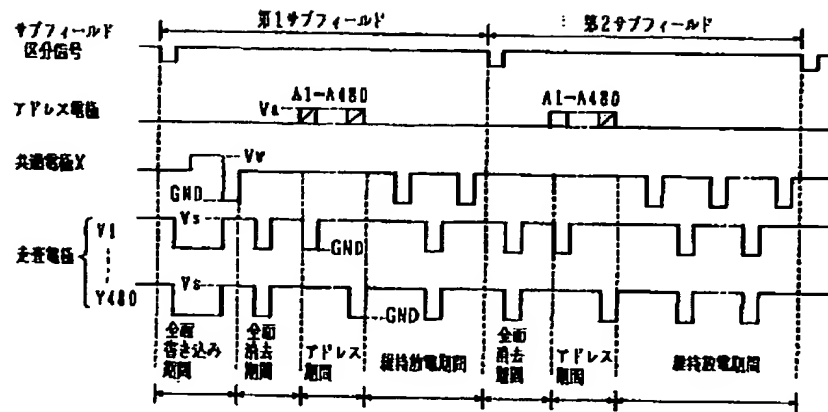
【図20】



【図21】



【図22】



フロントページの続き

(72)発明者 原田 茂樹
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 狩野 雅夫
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内